

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-27200

(43) 公開日 平成6年(1994)2月4日

(51) Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 1 R 31/28				
H 0 1 L 21/66	F	7352-4M		
27/04	T	8427-4M		
		6912-2G	G 0 1 R 31/28	V

審査請求 未請求 請求項の数2(全 5 頁)

(21) 出願番号 特願平4-180161

(22) 出願日 平成4年(1992)7月8日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 森川 拓次

神奈川県海老名市下今泉810番地 株式会

社日立製作所オフィスシステム設計開発セ  
ンタ内

(72) 発明者 持田 哲也

神奈川県横浜市戸塚区吉田町292番地 株

式会社日立製作所マイクロエレクトロニク  
ス機器開発研究所内

(74) 代理人 弁理士 筒井 大和

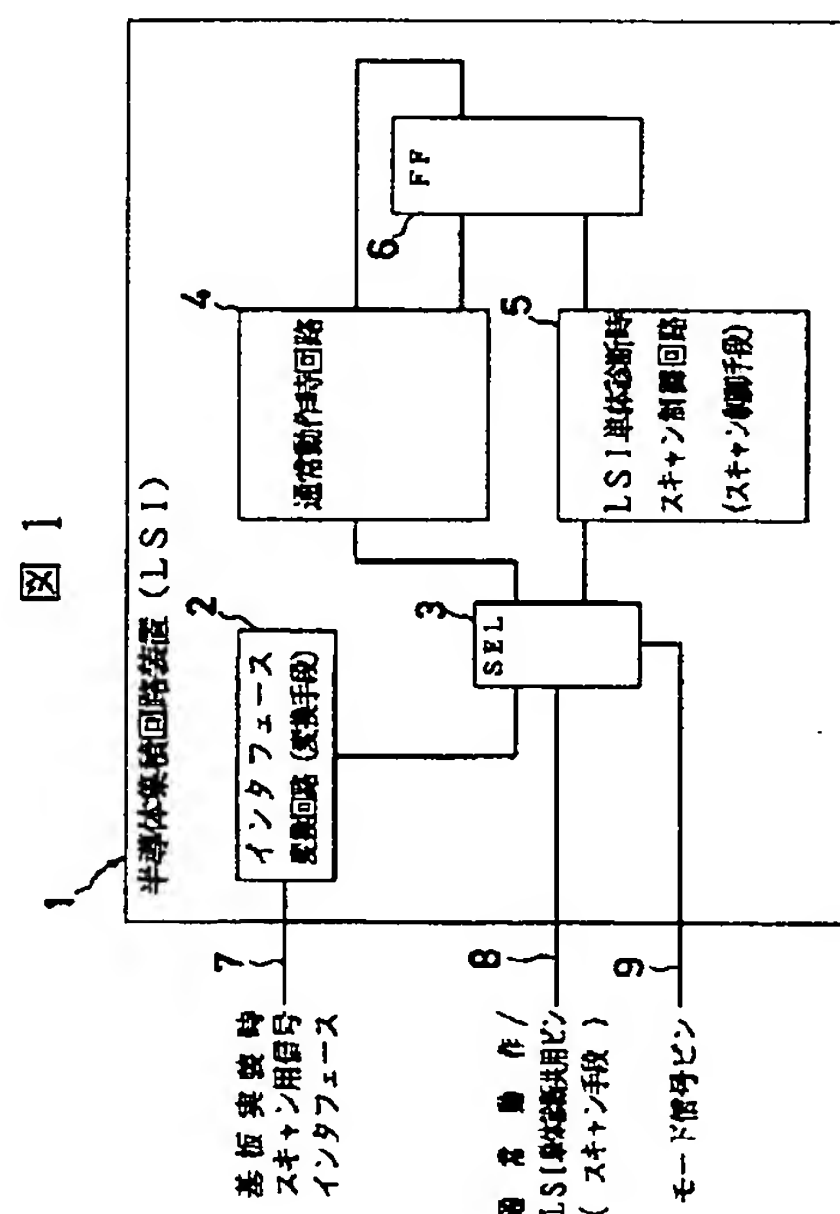
最終頁に続く

(54) 【発明の名称】 半導体集積回路装置

(57) 【要約】

【目的】 L S I 単体診断をするために生成されたスキャン回路を、異なるインタフェースである基板実装状態でのスキャンインタフェースで利用することができる半導体集積回路装置を提供する。

【構成】 半導体基板上にフリップフロップを構成するトランジスタ回路を集積した半導体集積回路装置1であって、インタフェース変換回路2、セクタ3、通常動作時回路4、L S I 単体診断時スキャン制御回路5、フリップフロップ6などから構成されている。そして、通常動作とL S I 単体診断動作のモードが通常動作/L S I 単体診断共用ピン8およびモード信号ピン9により選択され、通常動作の基板実装時スキャン時に、基板実装時スキャン用信号インタフェース7から入力された信号が、インタフェース変換回路2でL S I 単体診断時スキャン制御回路5用のデータに変換される。



## 【特許請求の範囲】

【請求項1】 一つの半導体基板上に、少なくともフリップフロップを構成するトランジスタ回路を集積した半導体集積回路装置であって、前記フリップフロップの任意を、外部からの入力信号の制御によりセットおよび／またはリセットするスキャン手段を持ち、前記半導体集積回路装置を単体で故障診断するために前記スキャン手段を使用する単体故障診断手段と、該単体故障診断手段とは別にスキャン動作を制御するスキャン制御手段とを内蔵することを特徴とする半導体集積回路装置。

【請求項2】 前記単体故障診断手段には、通常動作回路の情報から自動的に回路を生成する半導体集積回路の作成方式によって作成される回路を用い、前記単体故障診断時のインタフェースとは別のインタフェースで前記スキャン手段を動作させるために、該単体故障診断手段の入出力信号を、前記別のインタフェースの入出力信号に変換する変換手段を内蔵することを特徴とする請求項1記載の半導体集積回路装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、半導体集積回路装置に関し、特に半導体集積回路内のスキャン方式において、LSI単体診断用に生成されたスキャン回路を基板実装状態でのスキャンインタフェースで利用可能とされる半導体集積回路装置に適用して有効な技術に関する。

## 【0002】

【従来の技術】従来、半導体集積回路内のスキャン方式としては、たとえば特開平2-150930号公報に開示されているように、フリップフロップの値を読み書きするスキャン回路の外部仕様に入力し、この外部仕様からスキャン論理を生成してスキャン回路を自動生成する方法がある。

## 【0003】

【発明が解決しようとする課題】ところが、前記のような従来技術においては、自動生成されたスキャン回路のインタフェースと異なるインタフェースでスキャンを行う場合、インタフェース毎にスキャン回路を作成しなければならないという欠点がある。

【0004】すなわち、LSI単体の診断をするためのスキャン回路は、LSIテストに合わせたインタフェースになり、多くの場合、基板実装状態でのスキャンにこのスキャン回路はインタフェースの違いのために利用できないという問題がある。

【0005】そこで、本発明の目的は、LSI単体診断をするために生成されたスキャン回路を、異なるインタフェースである基板実装状態でのスキャンインタフェースで利用することができる半導体集積回路装置を提供することにある。

【0006】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかに

なるであろう。

## 【0007】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記のとおりである。

【0008】すなわち、本発明の半導体集積回路装置は、一つの半導体基板上に、少なくともフリップフロップを構成するトランジスタ回路を集積した半導体集積回路装置であって、フリップフロップの任意を、外部からの入力信号の制御によりセットおよび／またはリセットするスキャン手段を持ち、半導体集積回路装置を単体で故障診断するためにスキャン手段を使用する単体故障診断手段と、この単体故障診断手段とは別にスキャン動作を制御するスキャン制御手段とを内蔵するものである。

【0009】この場合に、前記単体故障診断手段には、通常動作回路の情報から自動的に回路を生成する半導体集積回路の作成方式によって作成される回路を用い、単体故障診断時のインタフェースとは別のインタフェースでスキャン手段を動作させるために、単体故障診断手段の入出力信号を、別のインタフェースの入出力信号に変換する変換手段を内蔵するようにしたものである。

## 【0010】

【作用】前記した半導体集積回路装置によれば、スキャン手段、単体故障診断手段およびスキャン制御手段が備えられることにより、LSI単体診断をするために生成されたスキャン回路を異なるインタフェースで利用することができる。

【0011】すなわち、スキャン回路のインタフェースをLSI単体診断用から基板実装状態でのスキャン用に変換する変換手段をLSIに内蔵することにより、LSI単体診断用のインタフェースを基板実装状態でのスキャン動作に利用することができる。これにより、LSI機能の複雑化に伴い、簡便なLSI内部動作モニタの要求を実現でき、LSI単体故障診断手段との共用でLSIの簡単化および低コスト化を図ることができる。

## 【0012】

【実施例】図1は本発明の一実施例である半導体集積回路装置の内部構成とその入出力信号を示す構成図、図2は本実施例の半導体集積回路装置をLSIテストに接続した場合を示す構成図、図3は半導体集積回路装置を基板に実装した場合を示す構成図である。

【0013】まず、図1により本実施例の半導体集積回路装置の構成を説明する。

【0014】本実施例の半導体集積回路装置は、たとえば半導体基板上に、少なくともフリップフロップを構成するトランジスタ回路を集積した半導体集積回路装置1とされ、インタフェース変換回路（変換手段）2、セレクタ（SEL）3、通常動作時回路4、LSI単体診断時スキャン制御回路（スキャン制御手段）5、フリップフロップ（FF）6などから構成され、これらの回路構

成による単体故障診断手段によって通常動作とLSI単体診断動作の2つの動作モードが備えられている。

【0015】そして、インタフェース変換回路2には、基板実装時スキャン用信号インタフェース7が接続され、またセクタ3には、通常動作/LSI単体診断共用ピン(スキャン手段)8、モード信号ピン9が接続されている。

【0016】インタフェース変換回路2は、単体故障診断時のインタフェースとは別のインタフェースで通常動作/LSI単体診断共用ピン8を動作させるために、LSI単体診断時スキャン制御回路5の入出力信号を別のインタフェースの入出力信号に変換する変換手段である。

【0017】すなわち、基板実装時スキャン用信号インタフェース7から入力された基板実装時スキャン用信号をLSI単体診断時スキャン制御回路5用の信号に変換し、セクタ3に出力する。また、セクタ3から入力されたLSI単体診断時スキャン制御回路5用の信号を基板実装時スキャン用信号に変換し、基板実装時スキャン用信号インタフェース7に出力するものである。

【0018】セクタ3は、モード信号ピン9からの入力により、通常動作とLSI単体診断動作の2つのモード切り替えを行うものである。たとえば、LSI単体診断動作モード時は、通常動作/LSI単体診断共用ピン8とLSI単体診断時スキャン制御回路5を接続し、通常動作モード時は、通常動作/LSI単体診断共用ピン8と通常動作時回路4、インタフェース変換回路2とLSI単体診断時スキャン制御回路5を接続するようになっている。

【0019】通常動作時回路4は、フリップフロップ6を使い通常動作を行うものである。

【0020】LSI単体診断時スキャン制御回路5は、半導体集積回路装置1の単体故障診断とは別にスキャン動作を制御する制御手段を備え、セクタ3の出力信号に従いスキャン制御を行うものである。このLSI単体診断時スキャン制御回路5、およびその接続は自動生成される。

【0021】フリップフロップ6は、スキャンに対応したn個のフリップフロップを示すものである。

【0022】基板実装時スキャン用信号インタフェース7は、通常動作モード時、スキャン用信号の入出力を行うものである。

【0023】通常動作/LSI単体診断共用ピン8は、任意のフリップフロップ6を外部からの制御によりセットおよび/またはリセットするスキャン手段であり、通常動作時は通常動作時回路4の入出力を行い、LSI単体診断動作モード時はLSI単体診断時スキャン制御回路5の入出力を行うものである。

【0024】モード信号ピン9は、半導体集積回路装置1の動作モードが、通常動作かあるいはLSI単体診断

動作かを示す信号の入力ピンである。

【0025】次に、本実施例の作用について、図2によりLSI単体診断、図3により基板実装時スキャンの各動作を説明する。

【0026】始めに、LSI単体診断は、半導体集積回路装置1の単体の診断を行うものであり、この時に通常動作は行わない。

【0027】まず、図2に示すLSIテスト10により、モード信号ピン9はLSI単体診断動作モードが指定され、通常動作/LSI単体診断共用ピン8から入力されたスキャン制御、入力データ信号は、図1のセクタ3を通してLSI単体診断時スキャン制御回路5へ入力される。

【0028】さらに、LSI単体診断時スキャン制御回路5は、スキャン制御、入力データ信号に従いフリップフロップ6に値を設定し、フリップフロップ6から通常動作時回路4を通してフリップフロップ6に設定された値を読み取り、セクタ3を通して通常動作/LSI単体診断共用ピン8へ出力し、LSIテスト10に値を伝える。

【0029】これにより、LSIテスト10は入力された値と期待値とを照合し、通常動作時回路4、フリップフロップ6の診断を行うことができる。

【0030】続いて、基板実装時スキャンは、通常動作中にフリップフロップ6への値の設定、読み取りを半導体集積回路装置1の外部から行う。

【0031】まず、図3に示す基板11に半導体集積回路装置1が実装されている時、スキャン制御装置12によりモード信号ピン9は通常動作モードに設定され、基板実装時スキャン用信号インタフェース7から入力されたスキャン制御、入力データ信号は、図1のインタフェース変換回路2でLSI単体診断時スキャン制御回路5用のスキャン制御、入力データ信号に変換され、セクタ3を通してLSI単体診断時スキャン制御回路5へ入力される。

【0032】そして、LSI単体診断時スキャン制御回路5は、スキャン制御、入力データ信号に従いフリップフロップ6の値の設定、読み取りを行うことにより、LSI単体診断をするために生成されたインタフェースを異なるインタフェースである基板実装時スキャンに利用することができる。

【0033】従って、本実施例の半導体集積回路装置1によれば、半導体集積回路装置1の単体故障診断手段として、インタフェース変換回路2、セクタ3およびLSI単体診断時スキャン制御回路5などを備えることにより、通常動作とLSI単体診断動作の2つの動作モードを通常動作/LSI単体診断共用ピン8およびモード信号ピン9により選択することができるので、LSI単体診断用のインタフェースを基板実装状態でのスキャンインタフェースとして用いることが可能となる。

【0034】以上、本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0035】たとえば、本実施例の半導体集積回路装置1については、基板実装状態でのスキャン動作に利用する場合について説明したが、本発明は前記実施例に限定されるものではなく、単体故障診断時、基板実装時のインタフェースと異なる他のインタフェースでも利用可能とされることはいうまでもない。

【0036】

【発明の効果】本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

【0037】すなわち、フリップフロップの任意を、外部からの入力信号の制御によりセットおよび/またはリセットするスキャン手段を持ち、半導体集積回路装置を単体で故障診断するためにスキャン手段を使用する単体故障診断手段と、この単体故障診断手段とは別にスキャン動作を制御するスキャン制御手段とを備え、さらに単体故障診断手段に、単体故障診断手段の入出力信号を単体故障診断時のインタフェースとは別のインタフェースの入出力信号に変換する変換手段を内蔵することにより、LSI単体診断をするために生成されたスキャン回路を異なるインタフェースで利用することができる。

【0038】この結果、特にLSI単体診断用のインタフェースを基板実装状態でのスキャン動作に利用するこ

とができるので、LSI機能の複雑化に伴い、簡便なLSI内部動作モニタの要求に対応でき、LSI単体故障診断手段との共用でLSIの簡単化および低コスト化が可能とされる半導体集積回路装置を得ることができる。

【図面の簡単な説明】

【図1】本発明の一実施例である半導体集積回路装置の内部構成とその入出力信号を示す構成図である。

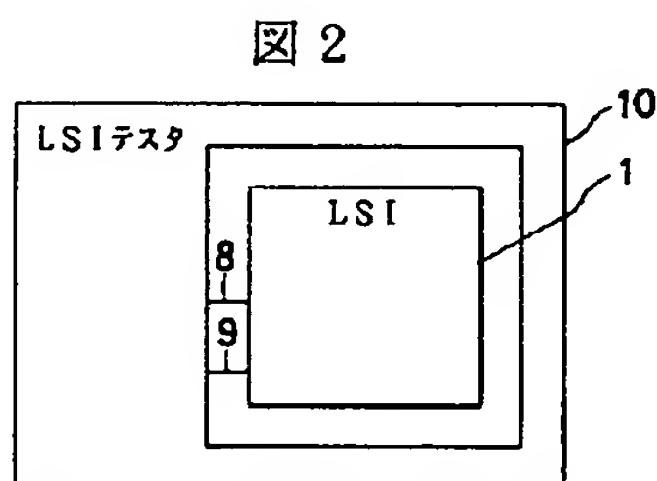
【図2】本実施例の半導体集積回路装置をLSIテストに接続した場合を示す構成図である。

10 【図3】本実施例の半導体集積回路装置を基板に実装した場合を示す構成図である。

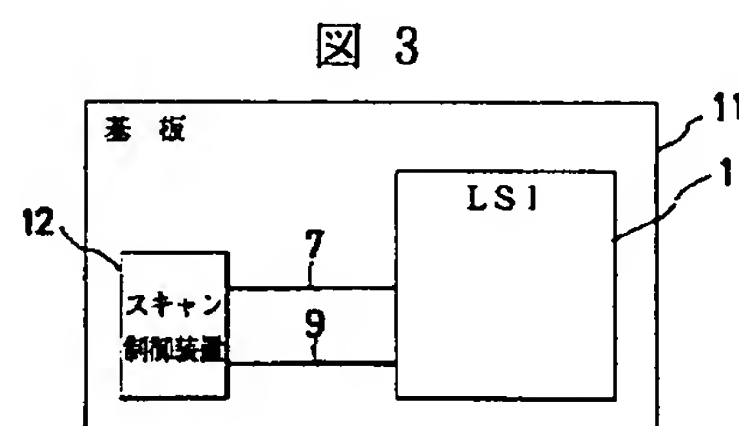
【符号の説明】

- 1 半導体集積回路装置
- 2 インタフェース変換回路（変換手段）
- 3 セレクタ
- 4 通常動作時回路
- 5 LSI単体診断時スキャン制御回路（スキャン制御手段）
- 6 フリップフロップ
- 7 基板実装時スキャン用信号インタフェース
- 8 通常動作/LSI単体診断共用ピン（スキャン手段）
- 9 モード信号ピン
- 10 LSIテスト
- 11 基板
- 12 スキャン制御装置

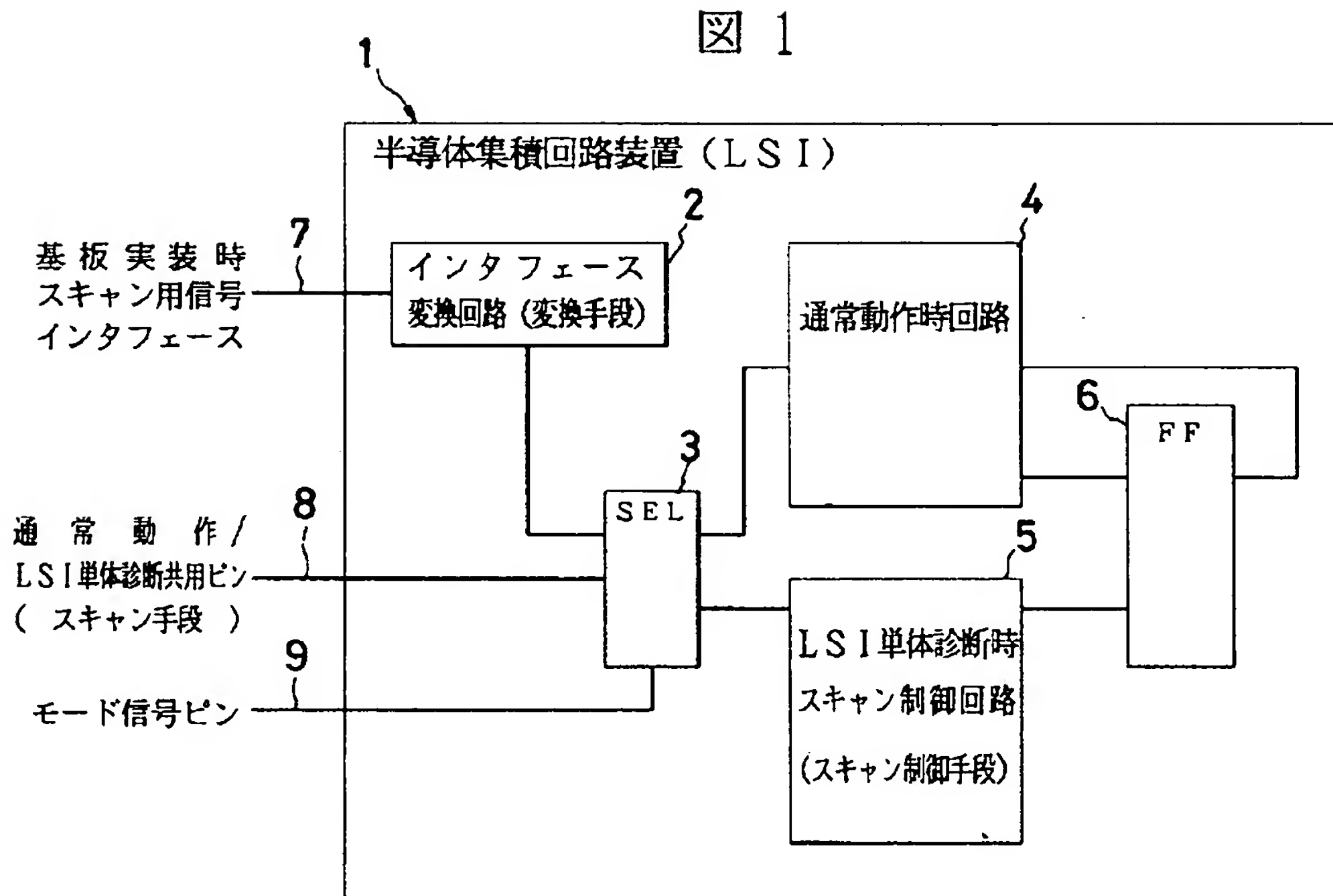
【図2】



【図3】



【図1】



フロントページの続き

(72)発明者 石川 佐孝  
 神奈川県秦野市堀山下1番地 株式会社日  
 立製作所神奈川工場内



**SEMICONDUCTOR INTEGRATED CIRCUIT DEVICE**

Patent Number: JP6027200  
Publication date: 1994-02-04  
Inventor(s): MORIKAWA TAKUJI; others: 02  
Applicant(s): HITACHI LTD  
Requested Patent: ☐ JP6027200  
Application Number: JP19920180161 19920708  
Priority Number(s):  
IPC Classification: G01R31/28; H01L21/66; H01L27/04  
EC Classification:  
Equivalents:

**Abstract**

**PURPOSE:** To provide a semiconductor IC unit which allows a scan circuit generated for diagnosing LSI single unit to be utilized with a scan interface mounted on a base board as a different interface.

**CONSTITUTION:** A semiconductor IC unit 1 integrated of transistor circuits for configuring a flip flop on a semiconductor base board consists of an interface conversion circuit 2 (conversion means), selector 3, a normal operation circuit 4, an LSI single unit diagnosis scan control circuit 5 (scan control means), a flip flop 6, etc. An normal operation mode or LSI single unit diagnosis operation mode is selected by an normal operation/LSI single unit diagnosis common pin 8 (scan means) and a mode signal pin 9, and at the time of on-board scan in normal operation, the signal inputted from an on-board scan signal interface 7 is converted into the data for the LSI single unit diagnosis scan control circuit 5 by the inter-face conversion circuit 2.

Data supplied from the esp@cenet database - I2

-----  
-----  
-----  
-----  
-----

22.3.1  
CONFIDENTIAL